

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年11月28日
Date of Application:

出願番号 特願2003-398894
Application Number:

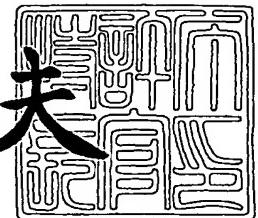
[ST. 10/C] : [JP2003-398894]

出願人 株式会社村田製作所
Applicant(s):

2003年12月19日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3105636

【書類名】 特許願
【整理番号】 DP030206
【提出日】 平成15年11月28日
【あて先】 特許庁長官殿
【国際特許分類】 H01P 7/08
【発明者】
 【住所又は居所】 京都府長岡京市天神二丁目 26 番 10 号 株式会社村田製作所内
 【氏名】 溝口 直樹
【発明者】
 【住所又は居所】 京都府長岡京市天神二丁目 26 番 10 号 株式会社村田製作所内
 【氏名】 岡村 尚武
【特許出願人】
 【識別番号】 000006231
 【住所又は居所】 京都府長岡京市天神二丁目 26 番 10 号
 【氏名又は名称】 株式会社村田製作所
【代理人】
 【識別番号】 100086597
 【弁理士】
 【氏名又は名称】 宮▼崎▲ 主税
【先の出願に基づく優先権主張】
 【出願番号】 特願2003- 74288
 【出願日】 平成15年 3月18日
【手数料の表示】
 【予納台帳番号】 004776
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9004892

【書類名】特許請求の範囲**【請求項1】**

上面、下面、一対の側面及び対向し合う第1、第2の端面を有するチップ本体と、前記チップ本体内に形成された共振器電極と、前記共振器電極と、結合もくしは接続されており、上下方向に延びる入力電極及び出力電極と、

前記チップ本体において、共振器電極を囲む筒状部分を構成するようにチップ本体に設けられたグラウンド電極とを備え、

前記入力電極及び出力電極が、前記グラウンド電極により構成されている筒状部分の端部もしくは内側において、前記グラウンド電極には電気的に接続されないように配置されており、

前記入力電極及び／または出力電極の両側に配置されており、前記グラウンド電極に電気的に接続された一対の第2のグラウンド電極をさらに備える、チップ型共振部品。

【請求項2】

前記チップ本体が、矩形板状の形状を有し、前記入力電極及び出力電極が対向し合う第1、第2の端面に形成されており、前記グラウンド電極が前記上面、下面及び一対の側面に平行である面を有する筒状体を構成している、請求項1に記載のチップ型共振部品。

【請求項3】

前記グラウンド電極の前記チップ本体の上面、下面及び一対の側面に平行な面の少なくとも1つの面が前記チップ本体内に埋設されている、請求項2に記載のチップ型共振部品。

【請求項4】

前記グラウンド電極が、前記チップ本体の上面、下面及び一対の側面に形成されている、請求項2に記載のチップ型共振部品。

【請求項5】

前記入力電極及び出力電極が、それぞれ、第1、第2の端面において上下方向に延びるように形成されている、請求項1～4のいずれかに記載のチップ型共振部品。

【請求項6】

前記入力電極及び出力電極が、前記チップ本体の内部において上下方向に延び、かつ前記グラウンド電極に電気的に接続されないように前記チップ本体の上面または下面に引き出されているビアホール電極により構成されている、請求項2～4のいずれかに記載のチップ型共振部品。

【請求項7】

前記第2のグラウンド電極が、前記チップ本体の端面において上下方向に延びるように形成されている、請求項2～6のいずれかに記載のチップ型共振部品。

【請求項8】

前記第2のグラウンド電極が、前記チップ本体内において、上下方向に延びるように形成されており、かつチップ本体の上面及び／または下面においてグラウンド電極に電気的に接続されている、請求項2～6のいずれかに記載のチップ型共振部品。

【請求項9】

前記共振器電極が、縮退していない複数の共振モードを生じるように形成されており、かつ該複数の共振モードが結合するように前記共振器電極に貫通孔が形成されており、それによってバンドパスフィルタが構成されている、請求項1～8のいずれかに記載のチップ型共振部品。

【請求項10】

前記共振器電極とは接触しないように前記貫通孔を貫いており、かつ前記グラウンド電極に電気的に接続されている、第3のグラウンド電極をさらに備える、請求項9に記載のチップ型共振部品。

【請求項11】

前記共振器電極が、リング状共振器である、請求項1～10のいずれかに記載のチップ

型共振部品。

【書類名】明細書

【発明の名称】チップ型共振部品

【技術分野】

【0001】

本発明は、例えば、チップ型共振子やバンドパスフィルタとして用いられるチップ型の共振部品に関し、より詳細には、共振器電極がチップ本体内に内蔵されており、該共振器電極に接続または結合された入力電極及び出力電極を備えたチップ型共振部品に関する。

【背景技術】

【0002】

従来、高周波領域で用いられるバンドパスフィルタとして、デュアルモード・バンドパスフィルタや波長共振器を用いたバンドパスフィルタ等が種々提案されている。

【0003】

例えば、デュアルモード・バンドパスフィルタを例にとると下記の特許文献1には、貫通孔を有する共振器電極を用いたデュアルモード・バンドパスフィルタが開示されている。図15(a)及び(b)に正面断面図及び模式的平面図で示すように、デュアルモード・バンドパスフィルタ101は、誘電体基板102を有する。誘電体基板102の中間高さ位置には、共振器電極103が形成されている。共振器電極103は、貫通孔103aを有する。共振器電極103は縮退していない複数の共振モードを生じる。貫通孔103aは該複数の共振モードを結合させ、それによってデュアルモード・バンドパスフィルタを構成するために形成されている。

【0004】

共振器電極103と対向するように、誘電体基板102の上面及び下面には、グラウンド電極104, 105が形成されている。また、図15(b)に示すように、共振器電極103には、入出力結合電極106, 107が結合されている。入出力結合電極106, 107は、図15(a)では図示されていないが、共振器電極103の近傍から外側に延ばされており、かつ図示されていない入出力電極に電気的に接続されている。

【特許文献1】特開2001-237610号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

デュアルモード・バンドパスフィルタ101のように、共振器電極の上下に誘電体基板層を介してグラウンド電極が形成されている構造を有するチップ型もしくは4側面をグラウンドで接続されたバンドパスフィルタでは、通常、誘電体基板の側面にもグラウンド電極が形成される。従って、グラウンド電極が導波管のように作用し、言い換えれば共振器電極103は導波管の中に位置されることになる。このような構造では、導波管部分のみの形状で定まる共振が生じる。他方、上記グラウンド電極からなる導波管部分は、必然的に共振器電極103よりも大きい。

【0006】

従って、共振器電極103の共振周波数よりも低周波数側に、上記グラウンド電極による基本モードの共振が生じ、その高次モードが共振器電極103の共振モードと重なる位置に次々と発生しがちであった。このようなグラウンド電極による共振が、デュアルモード・バンドパスフィルタ101において所望でないスプリアスとなり、良好な伝送特性を得ることができないという問題があった。

【0007】

本発明の目的は、上述した従来技術の欠点を解消し、グラウンド電極による共振に基づく不要スプリアスを抑圧することができ、良好な伝送特性を有するバンドパスフィルタを提供することにある。

【課題を解決するための手段】

【0008】

本発明は、上面、下面、一対の側面及び対向し合う第1, 第2の端面を有するチップ本

体と、前記チップ本体内に形成された共振器電極と、前記共振器電極と、結合もしくは接続されており、上下方向に延びる入力電極及び出力電極と、前記チップ本体において、共振器電極を囲む筒状部分を構成するようにチップ本体に設けられたグラウンド電極とを備え、前記入力電極及び出力電極が、前記グラウンド電極により構成されている筒状部分の端部もしくは内側において、前記グラウンド電極には電気的に接続されないように配置されており、前記入力電極及び／または出力電極の両側に配置されており、前記グラウンド電極に電気的に接続された一対の第2のグラウンド電極をさらに備える、チップ型共振部品である。

【0009】

本発明に係るチップ型共振部品のある特定の局面では、前記チップ本体が、矩形板状の形状を有し、前記入力電極及び出力電極が対向し合う第1、第2の端面に形成されており、前記グラウンド電極が前記上面、下面及び一対の側面に平行である面を有する筒状体を構成している。

【0010】

本発明に係るチップ型共振部品の他の特定の局面では、前記グラウンド電極の前記チップ本体の上面、下面及び一対の側面に平行な面の少なくとも1つの面が前記チップ本体内に埋設されている。

【0011】

本発明に係るチップ型共振部品のさらに他の特定の局面では、前記グラウンド電極が、前記チップ本体の上面、下面及び一対の側面に形成されている。

【0012】

本発明に係るチップ型共振部品のさらに別の特定の局面では、前記入力電極及び出力電極が、それぞれ、第1、第2の端面において上下方向に延びるように形成されている。

【0013】

本発明に係るチップ型共振部品のさらに他の特定の局面では、前記入力電極及び出力電極が、前記チップ本体の内部において上下方向に延び、かつ前記グラウンド電極に電気的に接続されないように前記チップ本体の上面または下面に引き出されているビアホール電極により構成されている。

【0014】

本発明に係るチップ型共振部品のさらに別の特定の局面では、前記第2のグラウンド電極が、前記チップ本体の端面において上下方向に延びるように形成されている。

【0015】

本発明に係るチップ型共振部品のさらに別の特定の局面では、前記第2のグラウンド電極が、前記チップ本体内において、上下方向に延びるように形成されており、かつチップ本体の上面及び／または下面においてグラウンド電極に電気的に接続されている。

【0016】

本発明に係るチップ型共振部品のさらに他の特定の局面では、前記共振器電極が、縮退していない複数の共振モードを生じるように形成されており、かつ該複数の共振モードが結合するように前記共振器電極に貫通孔が形成されており、それによってバンドパスフィルタが構成されている。

【0017】

本発明に係るチップ型共振部品のさらに別の特定の局面では、前記共振器電極とは接触しないように前記貫通孔を貫いており、かつ前記グラウンド電極に電気的に接続されている、第3のグラウンド電極をさらに備える。

【0018】

本発明に係るチップ型共振部品のさらに他の特定の局面では、前記共振器電極が、リング状共振器である。

【発明の効果】

【0019】

本発明に係るチップ型共振部品では、グラウンド電極により構成されている筒状部分の

端部もしくは内側において、グラウンド電極に電気的に接続されないように、かつ入力電極及び／または出力電極の両側に配置されている一対の第2のグラウンド電極が設けられているため、グラウンド電極の形状に起因する所望でないスプリアスを効果的に抑制することができ、良好な共振特性や伝送特性を得ることができる。

【0020】

グラウンド電極のチップ本体の上面、下面及び一対の側面に平行な部分の少なくとも1つの面がチップ本体内に埋設されている場合には、チップ本体内にグラウンド電極部分が埋設されている側の外表面において他の電子部品との短絡等を防止することができる。

【0021】

グラウンド電極がチップ本体の上面、下面及び一対の側面に形成されている場合には、チップ本体の外表面に導電膜を形成することにより、容易にグラウンド電極を形成することができる。

【0022】

入力電極及び出力電極が、それぞれ、第1、第2の端面において上下方向に延びるようにな形形成されている場合には、入力電極及び出力電極は端面に導電膜を付与することにより容易に形成することができる。

【0023】

入力電極及び出力電極が、チップ本体の内部において上下方向に延び、グラウンド電極に電気的に接続されないようにチップ本体の上面または下面に引き出されているビアホール電極により構成されている場合には、入力電極及び出力電極の引き出されている領域を除いたチップ本体の全外表面をグラウンド電極で被覆することができ、電磁シールド性を高めることができる。また、入力電極及び出力電極がチップ本体のビアホール電極により構成されることにより、チップ型共振部品の実装スペースを低減することも可能となる。

【0024】

第2のグラウンド電極がチップ本体の端面において上下方向にも延びるように形成されている場合には、第2のグラウンド電極の端面上の部分をチップ本体端面に導電膜を付与することにより容易に形成することができる。

【0025】

第2のグラウンド電極がチップ本体内において上下方向に延びるようにな形形成されており、かつチップ本体の上面及び／または下面にグラウンド電極に電気的に接続されている場合には、ビアホール電極により第2のグラウンド電極を構成することができる。従って、第2のグラウンド電極の位置をより細かく調整することができ、それによって所望でないスプリアスをより効果的に抑圧することができる。

【0026】

共振器電極が縮退していない複数の共振モードを生じ、かつ該複数の共振モードが結合するように共振器電極に貫通孔が形成されている場合には、本発明に従って伝送特性の良好なバンドパスフィルタを得ることができる。

【0027】

共振器電極とは接触しないように、上記貫通孔を貫いており、かつグラウンド電極に電気的に接続されている、第3のグラウンド電極が設けられている場合には、第3のグラウンド電極によつても所望でないスプリアスを抑圧することができる。

【0028】

上記共振器電極がリング状共振器である場合には、本発明に従って、リング状共振器を用いた所望でないスプリアスの少ないデュアルモード・バンドパスフィルタを提供することができる。

【発明を実施するための最良の形態】

【0029】

以下、本発明の具体的な実施形態を説明することにより、本発明を明らかにする。
図1 (a) 及び (b) は、本発明の第1の実施形態に係るチップ型共振部品としてのバン

ドパスフィルタを示す斜視図及び平面図である。

【0030】

バンドパスフィルタ1は、矩形板状のチップ本体2を有する。チップ本体2は、誘電体基板により構成されており、該誘電体基板を構成する材料としては、フッ素系樹脂、セラミックスなどの適宜の誘電体材料を用いることができる。

【0031】

図2に正面断面図で示すように、チップ本体2内には、中間高さ位置に共振器電極3が形成されている。図3に模式的平面断面図で示すように、共振器電極3は、貫通孔3aを有する金属膜により構成されている。共振器電極3は、縮退していない2つの共振モードを生じるように構成されている。該2つの共振モードが貫通孔3aの形成により結合されて、バンドパスフィルタとしての特性を得ることができる。ここでは、貫通孔3aの寸法の調整により、2つのモードの共振の結合度を自由にかつ大きく調整することができる。このようなバンドパスフィルタは、前述した特許文献1に開示されている。

【0032】

図3に示すように、共振器電極3と積層容量をとるように入出力結合電極4, 5が共振器電極3と異なる高さ位置に配置されている。入出力電極結合電極4, 5は、チップ本体2の対向し合う一対の端面2a, 2bにそれぞれ引き出されている。チップ本体2は、上記端面2a, 2bと、上面2cと、下面2dと、側面2e, 2fとを有する。

【0033】

なお、本実施形態では、チップ本体2は、複数の誘電体層を積層した構造を有する。共振器電極3、入出力結合電極4, 5及びグラウンド電極10などは、中間に位置する誘電体層の上面または下面に形成されている。

【0034】

なお、入出力結合電極4, 5は、共振器電極3と同じ高さ位置において共振器電極3と隔てられて形成されてもよい。

【0035】

端面2a, 2bには、入力電極6及び出力電極7が形成されている。入力電極6及び出力電極7は、それぞれ、入出力結合電極4, 5にそれぞれ電気的に接続されている。

【0036】

入力電極6及び出力電極7は、端面2a, 2bにおいて上下方向に延びるように形成されている。

【0037】

他方、チップ本体2の外表面には、グラウンド電極10が形成されている。グラウンド電極10は、チップ本体2の上面2c、下面2d及び側面2e, 2fを覆うように形成されている。もっとも、上面2cでは、切欠10a, 10bが形成されている。切欠10a, 10bは、入力電極6及び出力電極7との短絡を防止するために設けられている。チップ本体2の下面2dにおいても、グラウンド電極10に同様の切欠が形成されている。

【0038】

グラウンド電極10は、上記切欠10a, 10b及び下面に形成された切欠が設けられていることを除いて、チップ本体2の上面2c、下面2d及び側面2e, 2fを覆うように形成されている。言い換えれば、グラウンド電極10は、筒状の形状を有するように構成されている。

【0039】

本実施形態のバンドパスフィルタ1の特徴は、入力電極6の両側に一对の第2のグラウンド電極11, 12、及び出力電極7の両側に一对の第2のグラウンド電極13, 14が形成されていることにある。第2のグラウンド電極11～14は、本実施形態では、グラウンド電極10のチップ本体2の上面2c上に位置している部分と、下面2d上に位置している部分とを接続するビアホール電極により構成されている。すなわち、第2のグラウンド電極11～14により、チップ本体2の上下のグラウンド電極部分が、電気的に接続されている。

【0040】

上記のように、チップ本体2内に設けられたビアホール電極により第2のグラウンド電極11～14が形成されているため、第2のグラウンド電極11～14は、上記グラウンド電極10で構成される筒状体の端部よりも内側に、但し、もっとも入力電極6及び出力電極7に近接して配置されている。

【0041】

前述したように、グラウンド電極が筒状体を構成し、いわゆる導波管のように動作する場合、グラウンド電極による共振、すなわち基本共振及びその高次モードが所望でないスプリアスとなりがちであった。これに対して、本実施形態のバンドパスフィルタ1では、第2のグラウンド電極11～14の形成により、電界が制御され、それによって上記所望でないスプリアスを抑制することができる。これを、具体的な実験例に基づき説明する。

【0042】

先ず、第1の実験例として、バンドパスフィルタ1において、共振器電極3及び入出力結合電極4，5が設けられていないことを除いては、同様にして構成されたチップ型部品を作製した。

【0043】

上記チップ本体2として、Ba, Al, Siの酸化物を主成分とするセラミック材からなり、 $3.2 \times 4.5 \times$ 厚み 0.5 mm の矩形板状の誘電体基板を用いた。また、チップ本体2の端面2a, 2bにおいては、幅 0.4 mm の入力電極6及び出力電極7を端面2a, 2bの中央において上下方向に延びるように形成した。なお、上記切欠10a, 10b及び下面に設けられた切欠は、チップ本体2の幅方向寸法が 0.5 mm 、チップ本体2の長さ方向寸法が 0.5 mm となるように形成した。

【0044】

第2のグラウンド電極11～14は、チップ本体2の端面2a, 2bから 0.35 mm 内側の位置に設けた。また、第2のグラウンド電極11～14のチップ本体2の幅方向寸法に沿う位置については、チップ本体2の幅方向中心に対し、すなわち入力電極6または出力電極7の幅方向中心に対し、チップ本体2の幅方向に $x\text{ mm}$ 隔てて配置した。この距離 $x\text{ mm}$ については、 0.4 mm 、 0.5 mm 、 0.55 mm 及び 0.6 mm と変化させ、4種類のチップ型部品を作製し、それぞれの周波数特性を求めた。結果を図4及び図5に示す。

【0045】

また、比較のために、第2のグラウンド電極11～14が設けられていないことを除いては、上記と同様のものを作製した。

【0046】

図4は、上記各チップ型部品の周波数特性を示す図であり、図5は図4に示した特性の要部を拡大して示す図である。なお、上記周波数特性を求めるにあたっては、チップ本体2の比誘電率 ϵ_r は6.27、 $\tan\delta$ は0.001とし、共振器電極3、入力電極6、出力電極7、グラウンド電極10、及び第2のグラウンド電極11～14は、全てCuからなるものとした。

【0047】

図4及び図5における曲線Pa-1は、比較のために用意したチップ型部品の周波数特性を示す。曲線Pa-2～Pa-5は、距離 x を 0.4 、 0.5 、 0.55 及び 0.6 mm とした場合の形状の共振の周波数特性である。

【0048】

第2のグラウンド電極11～14が設けられていない比較例のチップ型部品では、 20.4 GHz 及び 24.4 GHz において、減衰量が 5 dB 以下のスプリアスS1, S2が発生していることがわかる。また、 $20\sim30\text{ GHz}$ の範囲で、減衰レベルが 15 dB 以下となる周波数帯は存在しないことがわかる。

【0049】

これに対して、第2のグラウンド電極11～14が設けられたチップ型部品1では、曲

線Pa-2～Pa-5から明らかなように、20.4GHz及び24.4GHzにおいて生じているスプリアスを抑圧し得ることがわかる。25GHz付近にはスプリアスは生じているものの、20～30GHz帯のそれ以外の領域における減衰量は、20dB以下とされ得ることもわかる。

【0050】

また、曲線Pa-2～，Pa-5から明らかなように、距離xが小さくなるほど、すなわち一対の第2のグラウンド電極11，12間または13，14間の間隔が狭くなるなど、スプリアスの周波数fsを高くすることができるとともに、スプリアスをより一層効果的に抑圧し得ることがわかる。

【0051】

なお、同一平面上もしくは一直線上に入力電極6または出力電極7と、上記第2のグラウンド電極11～14とを形成せずともよい。従って、図6(a)，(b)に模式的に示すように、表裏のグラウンド電極部分を接続している一対の第2のグラウンド電極11，12間及び13，14間に出入力結合電極4，5を通過させるように構成することにより、設計の自由度を高めることができる。

【0052】

上記のように、第2のグラウンド電極11～14が設けられているチップ型部品は、第2のグラウンド電極11～14が設けられていない比較例のチップ型部品に比べて優れた伝送特性を有することがわかる。そこで、次に、上記第2のグラウンド電極11～14が設けられたチップ型部品に対し、第1の実施形態に従って、半径1.1mmの円形の金属膜に、0.9×0.8mmの貫通孔3aを形成してなる共振器電極3と、入力電極4，5とをさらに追加し、第1の実施形態に従ってバンドパスフィルタ1を作製した。

【0053】

図7は、上記のようにして構成されたデュアルモード・バンドパスフィルタ1の周波数特性の一例を示す図である。図7においてスプリアスが表れていないことから明らかなように、本実施形態に従って構成されたデュアルモード・バンドパスフィルタでは、外形形状に起因する、すなわち導波管のような形状とされているグラウンド電極に起因するスプリアスを抑制しつつ、バンドパスフィルタとしての特性を得られることがわかる。

【0054】

図8(a)～(d)は、上記実施形態のバンドパスフィルタ1の変形例を示す各模式的正面断面図である。図1に示したバンドパスフィルタ1では、チップ本体2の上面及び下面に至るようにグラウンド電極10が形成されていた。すなわち、図8(a)に正面断面図で示すように、グラウンド電極10は、チップ本体2の上面2c，2dの外側に配置されていた。これに対して、図8(b)～(d)に示すように、グラウンド電極10は、上面または下面に平行なグラウンド電極部分がチップ本体2内に埋設されていてもよい。図8(b)に示す構造では、グラウンド電極10は、上面2c及び下面2dに平行な上方部分及び下方部分がいずれもチップ本体2内に埋設されている。図8(c)に示す構造では、グラウンド電極10の下面2dに平行な部分がチップ本体2内に埋設されており、上面2cの外表面に平行なグラウンド電極部分は、上面2c上に形成されている。図8(d)に示す構造では、上面2cに平行な部分がチップ本体2内に埋設されており、下面2dに平行な下方のグラウンド電極部分は、下面2dの外側に配置されている。

【0055】

同様に、グラウンド電極10の側面2e，2f(図1)に平行なグラウンド電極部分についても、チップ本体2の内部に埋設されていてもよい。

【0056】

すなわち、本発明に係るチップ型共振部品は、グラウンド電極により構成されている筒状部分の形状による共振に基づくスプリアスを抑圧するものであるため、グラウンド電極が筒状部分を構成している限り、グラウンド電極のチップ本体2の上面2c，下面2d及び側面2e，2fに平行な部分は、チップ本体2内に形成されていてもよく、チップ本体2の外表面に形成されていてもよい。また、少なくとも、図8(a)～(d)に示すよう

に、図示を省略した共振器電極の上下に誘電体基板層を介してグラウンド電極部分が配置されているトリプレート構造を有する限り、本発明に従って第2のグラウンド電極を構成することにより、本発明の効果を得ることができる。すなわち、チップ本体2の側面に設けられたグラウンド電極部分は必ずしも必要ではない。

【0057】

図9は、本発明の第2の実施形態のチップ型共振部品としてのバンドパスフィルタにおける共振器電極の形状を説明するための模式的平面断面図であり、第1の実施形態について示した図3に相当する図である。図3と図9とを比較すれば明らかのように、第2の実施形態のバンドパスフィルタでは、共振器電極3の貫通孔3a内に、第3のグラウンド電極としてのビアホール電極3cが形成されている。ビアホール電極3cが設けられていることを除いては、第2の実施形態のバンドパスフィルタは、第1のバンドパスフィルタ1と同様に構成されている。従って、ビアホール電極3c以外の部分については、第1の実施形態の説明を援用することとする。

【0058】

ビアホール電極3cの上端及び下端は、図1に示したグラウンド電極10のチップ本体2の上面に位置している部分及び下面に位置している部分に接続されている。すなわち、ビアホール電極3cは、第2のグラウンド電極11～14と同様に、チップ本体2の上下のグラウンド電極部分を短絡している。

【0059】

本実施形態では、上記ビアホール電極電極3cの形成により、グラウンド電極10の形状に起因する所望でないスプリアスをより効果的に抑圧することができる。これを、図10及び図11を参照して説明する。

【0060】

図10及び図11に示す特性曲線を得るにあたっては、第1の実施形態の第1の実験例と同様に、共振器電極及び入出力結合電極が形成されていないチップ型部品を作製し、ビアホール電極3cの有無により周波数特性が異なるか否かを調べた。すなわち、図4に示した特性曲線Pa-1及びPa-3の特性を示したチップ型部品を比較のために用意し、Pa-3の特性のチップ型部品に、さらに上下のグラウンド電極部分を接続するビアホール電極3cを形成したチップ型部品を用意した。ビアホール電極3cは、横断面が0.2×0.2mmの矩形形状を有するように構成した。

【0061】

図10においては、上記比較のために用意したチップ型部品の特性を示す曲線Pa-1, Pa-3と、上記のようにしてビアホール電極3cが形成されたチップ型部品の周波数特性を示す。

【0062】

また、図11は、図10に示されている各特性曲線の要部を拡大して示す図である。

【0063】

図10及び図11から明らかなように、ビアホール電極3cを設けたチップ型部品では、曲線Pa-3で特性が示されているチップ型部品と同様に、グラウンド電極の形状に起因するスプリアスを効果的に抑圧し得ることがわかる。従って、曲線Pa-6で示されている特性を有するチップ型部品に、さらに共振器電極3及び入出力結合電極を形成してバンドパスフィルタを構成すれば、第2の実施形態に従ってグラウンド電極の形状に起因するスプリアスが抑圧された良好な伝送特性を有するバンドパスフィルタを構成し得ることがわかる。

【0064】

図12は、本発明の第3の実施形態のチップ型共振部品としてのバンドパスフィルタの要部を示す部分切欠斜視図である。第1の実施形態では、第2のグラウンド電極11～14は、ビアホール電極により構成されており、チップ本体2の内部に設けられていた。言い換えれば、第2のグラウンド電極11～14は、グラウンド電極により構成されている筒状体の端部よりも内側に配置されていた。これに対して、第3の実施形態にバンドパス

フィルタ31では、出力電極7の両側に配置されている第2のグラウンド電極32, 33は、端面2bにも形成されている。言い換れば、第2のグラウンド電極32, 33はグラウンド電極10で構成される筒状体の端部にも位置している。なお、図12では、出力電極7の両側に設けられた第2のグラウンド電極32, 33のみが示されているが、入力電極6側においても同様に第2のグラウンド電極が構成されている。

【0065】

第3の実施形態の同様に第2のグラウンド電極が形成されているチップ型部品を用意し、周波数特性を求めた。チップ型部品としては、第1の実施形態の第1の実験例で用意したチップ型部品と同様のものを用意し、但し、第2のグラウンド電極11～14を、図12に示したようにチップ本体2の端面2a, 2bに設けた。このようにして用意されたチップ型部品の特性を、図13の曲線Pa-9で示す。なお、図13のPa-8は、図10及び図11に示した曲線Pa-8と同一である。

【0066】

図13から明らかなように、第3の実施形態のように、第2のグラウンド電極を端面2a, 2bにも設けた場合においても、本発明に従ってグラウンド電極の形状に起因するスプリアスを効果的に低減し得ることがわかる。

【0067】

なお、本発明は、共振器電極が、チップ本体内に形成されたチップ型共振部品であって、チップ本体に共振器電極を囲む筒状部分を構成するようにグラウンド電極が設けられている構成を有するチップ型共振部品である限り、各共振器電極及びグラウンド電極の形状については特に限定されるものではない。従って、共振器電極は、上述したバンドパスフィルタのように縮退していない2つの共振モードを結合させてバンドパスフィルタの特性を得るものに限らず、図14に示されているリング状共振器電極41を有するものであってもよい。リング状共振器電極41は、円管状の形状を有し、結合点42, 43の位置を制御することにより、バンドパスフィルタとしての特性が得られるように構成されている。なお、結合点42, 43には、帰還回路44が接続されている。

【0068】

また、本発明は、デュアルモード・バンドパスフィルタに限らず、様々な共振器電極を有するチップ型共振子にも適用することができる。

【0069】

なお、特開2000-208670号公報には、グラウンド電極において本発明と似かよった構造が示されているが、共振器やバンドパスフィルタ自体と直接関連する構造が開示されているものではなく、分布定数線路を有するパッケージ基板が開示されているに過ぎない。すなわち、特開2000-208670号公報では、図16に斜視図で示すように、パッケージ基板201において、第1の分布定数線路202及び第2の分布定数線路203が上面及び下面に形成されており、分布定数線路202及び203がビアホール電極204により電気的に接続されている。そして、パッケージ基板201の上面に形成された接地電極205と下面に形成された接地電極206とを接続するビアホール電極207, 208がビアホール電極204の両側に配置されている。ここでは、上面及び下面の接地電極を接続する上記ビアホール電極207, 208をビアホール電極204の両側に配置することにより、端面電極で発生する浮遊容量が打ち消され、信号線路における不整合が生じ難くなっている。

【0070】

ここでは、上下の分布定数線路を接続しているビアホール電極204がインダクタとして機能しないように、その両側に接地電極に接続されるビアホール電極207, 208が設けられているに過ぎず、ビアホール電極204自身も所定の特性インピーダンスを有する分布定数線路として動作させるものである。

【図面の簡単な説明】

【0071】

【図1】(a)及び(b)は、本発明の第1の実施形態に係るデュアルモード・バン

ドパスフィルタの外観を示す斜視図及び模式的平面図。

【図2】第1の実施形態のデュアルモード・バンドパスフィルタの正面断面図。

【図3】第1の実施形態のデュアルモード・バンドパスフィルタの中間高さ位置に形成されている共振器電極を説明するための模式的平面断面図。

【図4】比較のために用意したチップ型部品及び第1の実施形態に準じた構造を有するチップ型部品の各周波数特性を示す図。

【図5】図4に示した周波数特性の要部を拡大して示す図。

【図6】(a)及び(b)は、第1の実施形態のデュアルモード・バンドパスフィルタの作用効果を説明するための模式図であり、(a)は模式的平面図、(b)は、模式的側面図。

【図7】第1の実施形態に従って構成されたデュアルモード・バンドパスフィルタの周波数特性を示す図。

【図8】(a)及び(b)は、それぞれ、第1の実施形態にデュアルモード・バンドパスフィルタにおけるグラウンド電極の配置構造及び変形例に係るバンドパスフィルタにおけるグラウンド電極の配置構造例を示す各模式的平面断面図。

【図9】第2の実施形態のデュアルモード・バンドパスフィルタにおける共振器電極及び第3のグラウンド電極としてのビアホール電極を説明するための模式的平面断面図。

【図10】比較のために用意したチップ型部品及び第1、第2の実施形態に準じた構造を有するチップ型部品の周波数特性を示す図。

【図11】図10に示した周波数特性の要部を拡大して示す図。

【図12】第3の実施形態に係るデュアルモード・バンドパスフィルタを説明するための部分切欠斜視図。

【図13】第3の実施形態に準じた構造を有するチップ型部品及び比較例のチップ型部品の周波数特性を示す図。

【図14】本発明が適用されるチップ型共振部品の他の例としてのリング状共振器電極を有するデュアルモード・バンドパスフィルタを説明するための模式的平面図。

【図15】(a)及び(b)は、従来のデュアルモード・バンドパスフィルタの一例を示す正面断面図及び模式的平面図。

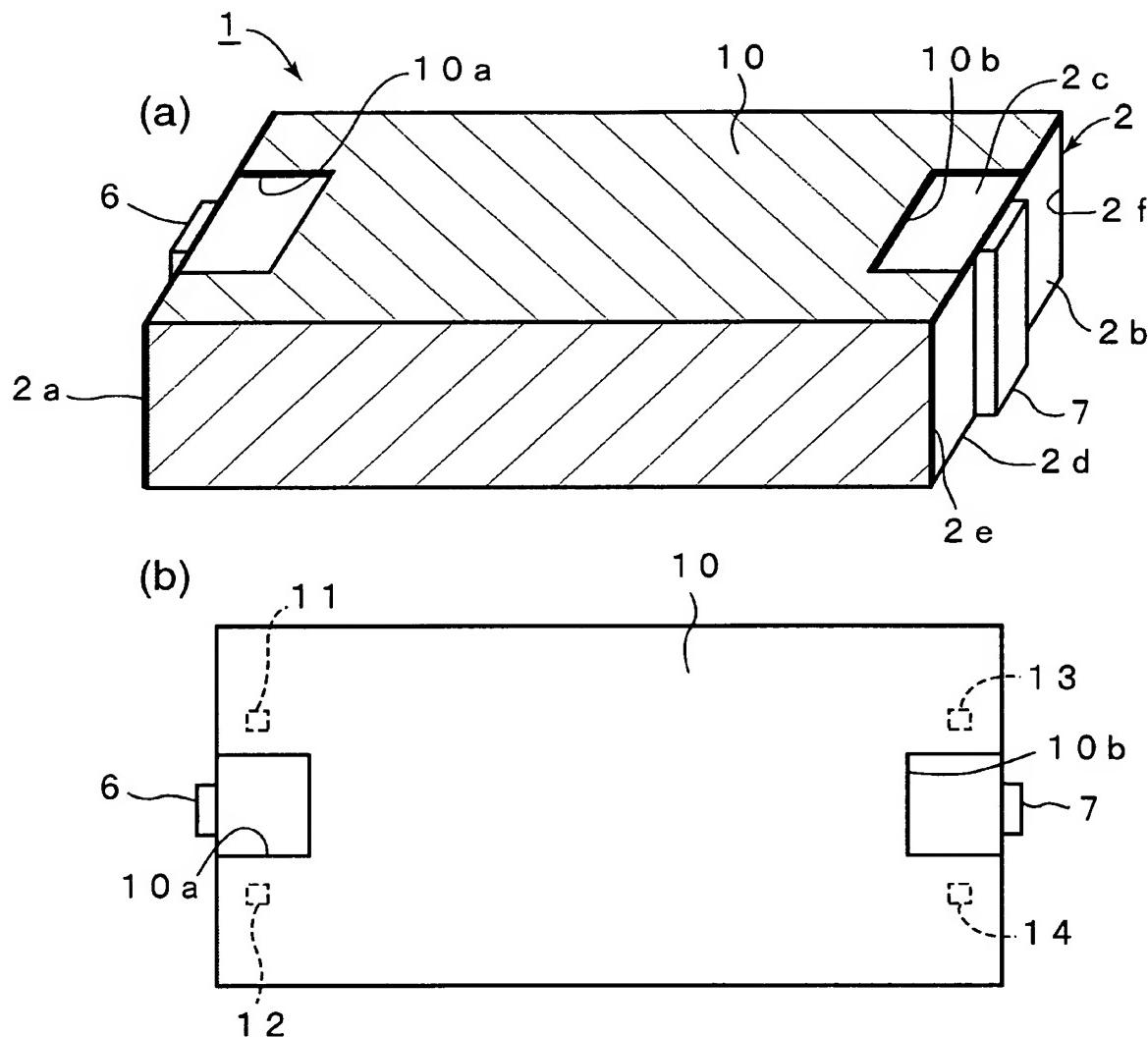
【図16】従来のパッケージ基板における電極構造を説明するための部分切欠斜視図。

【符号の説明】

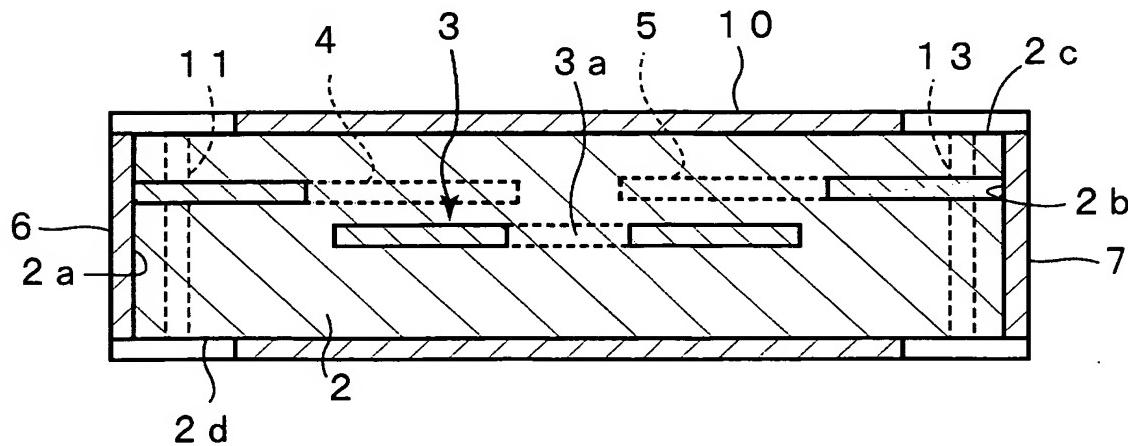
【0072】

- 1 …デュアルモード・バンドパスフィルタ
- 2 …チップ本体
- 3 …共振器電極
- 3 a …貫通孔
- 3 c …第3のグラウンド電極としてのビアホール電極
- 4, 5 …入出力結合電極
- 6 …入力電極
- 7 …出力電極
- 9 …グラウンド電極
- 11～14 …第2のグラウンド電極
- 31 …デュアルモード・バンドパスフィルタ
- 32, 33 …第2のグラウンド電極
- 41 …リング状共振器電極
- 42, 43 …結合点
- 44 …帰還回路

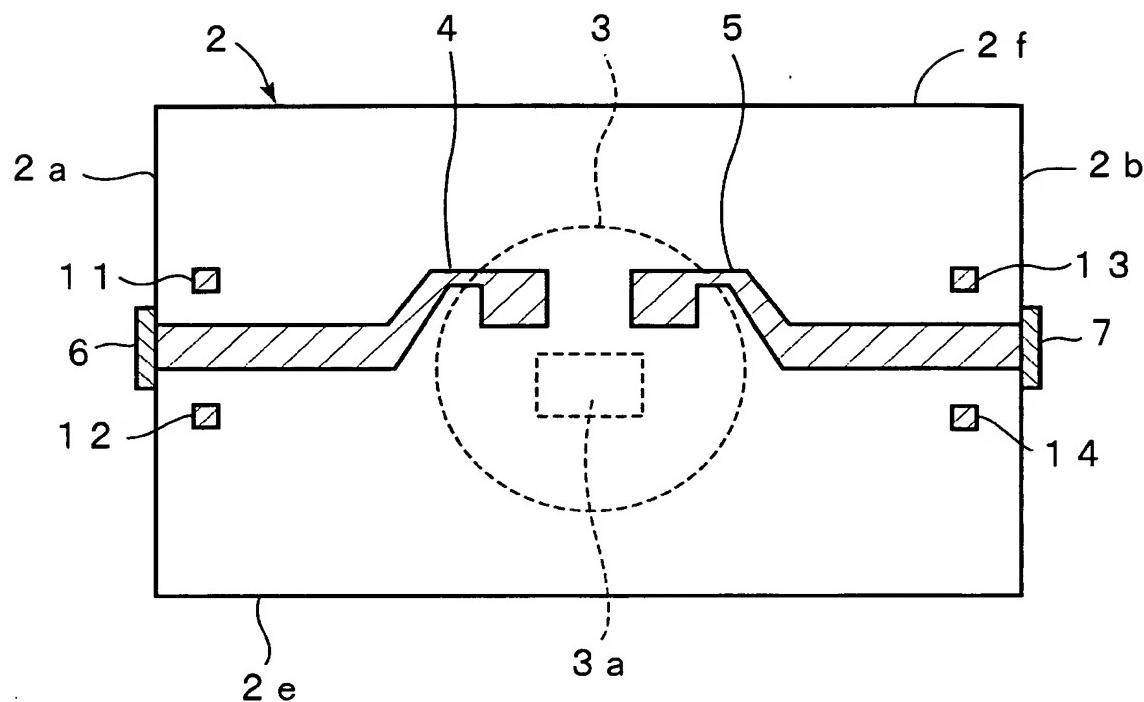
【書類名】 図面
【図 1】



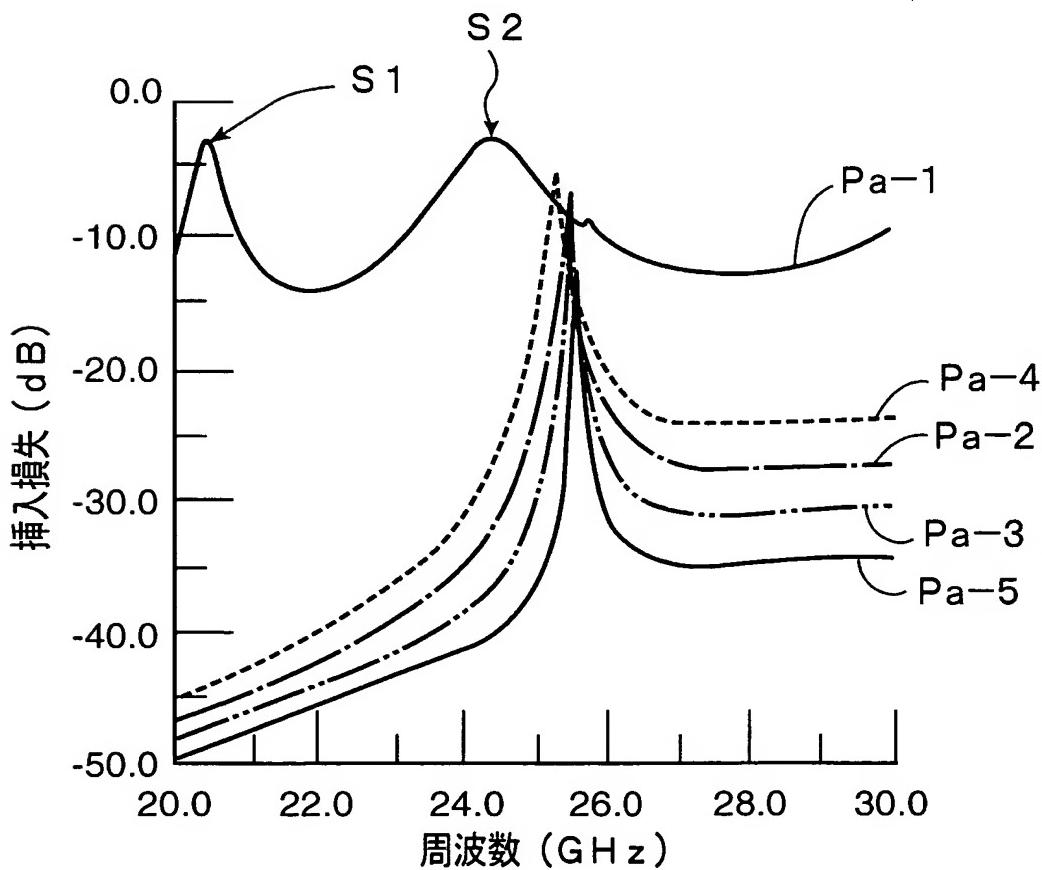
【図 2】

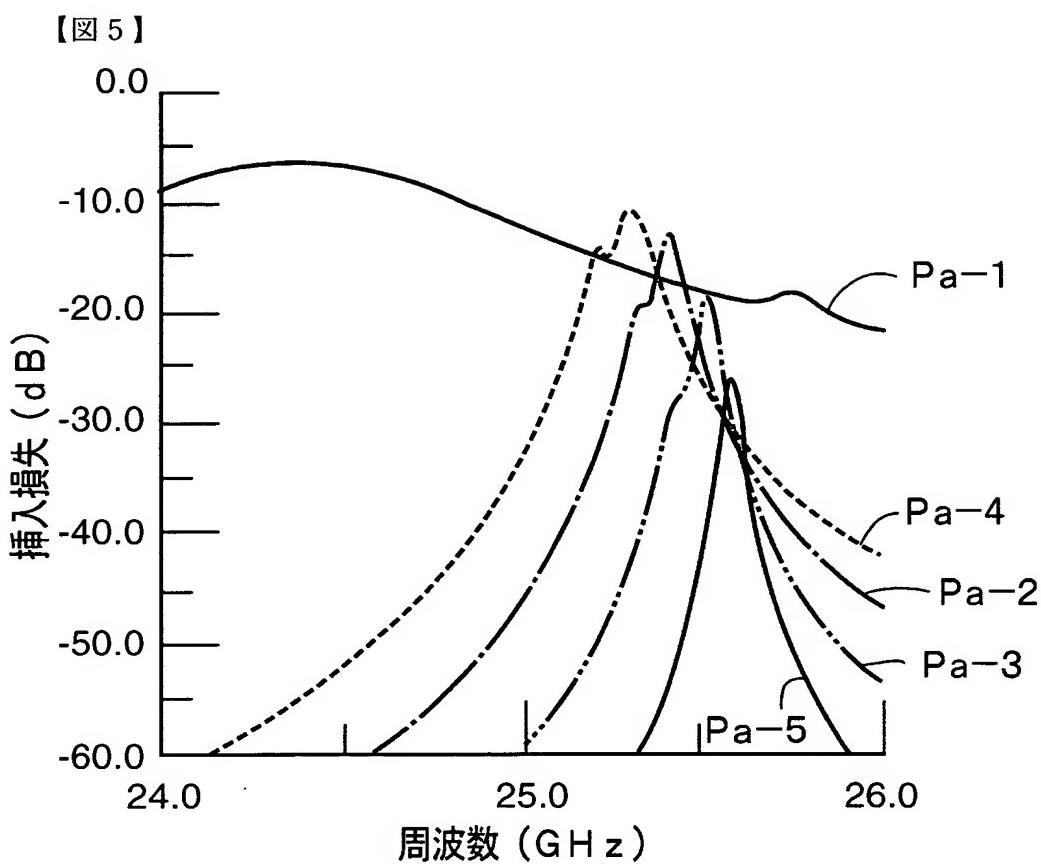


【図3】



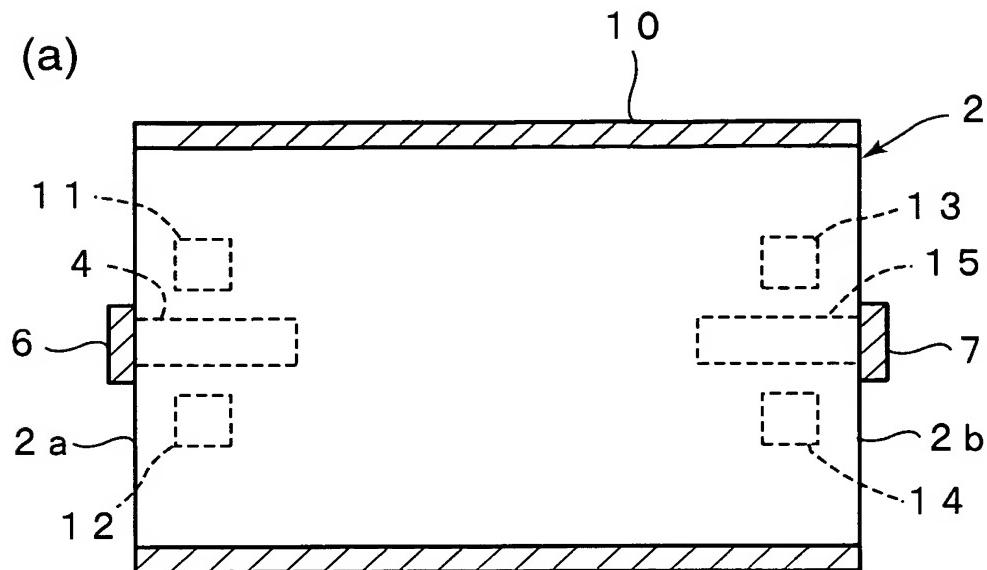
【図4】



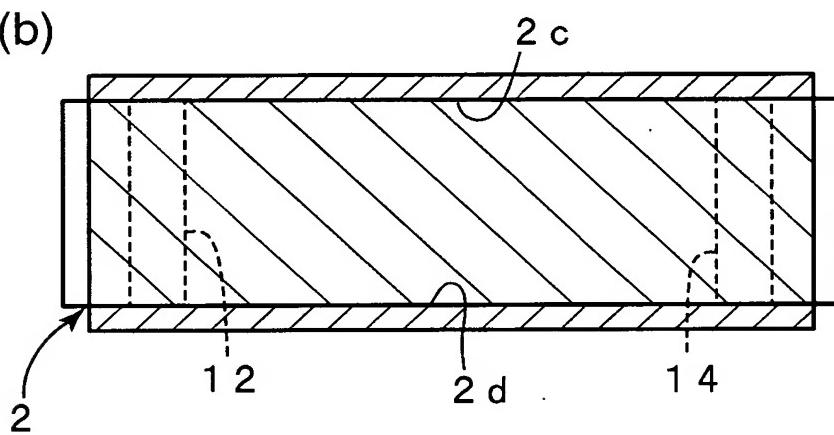


【図 6】

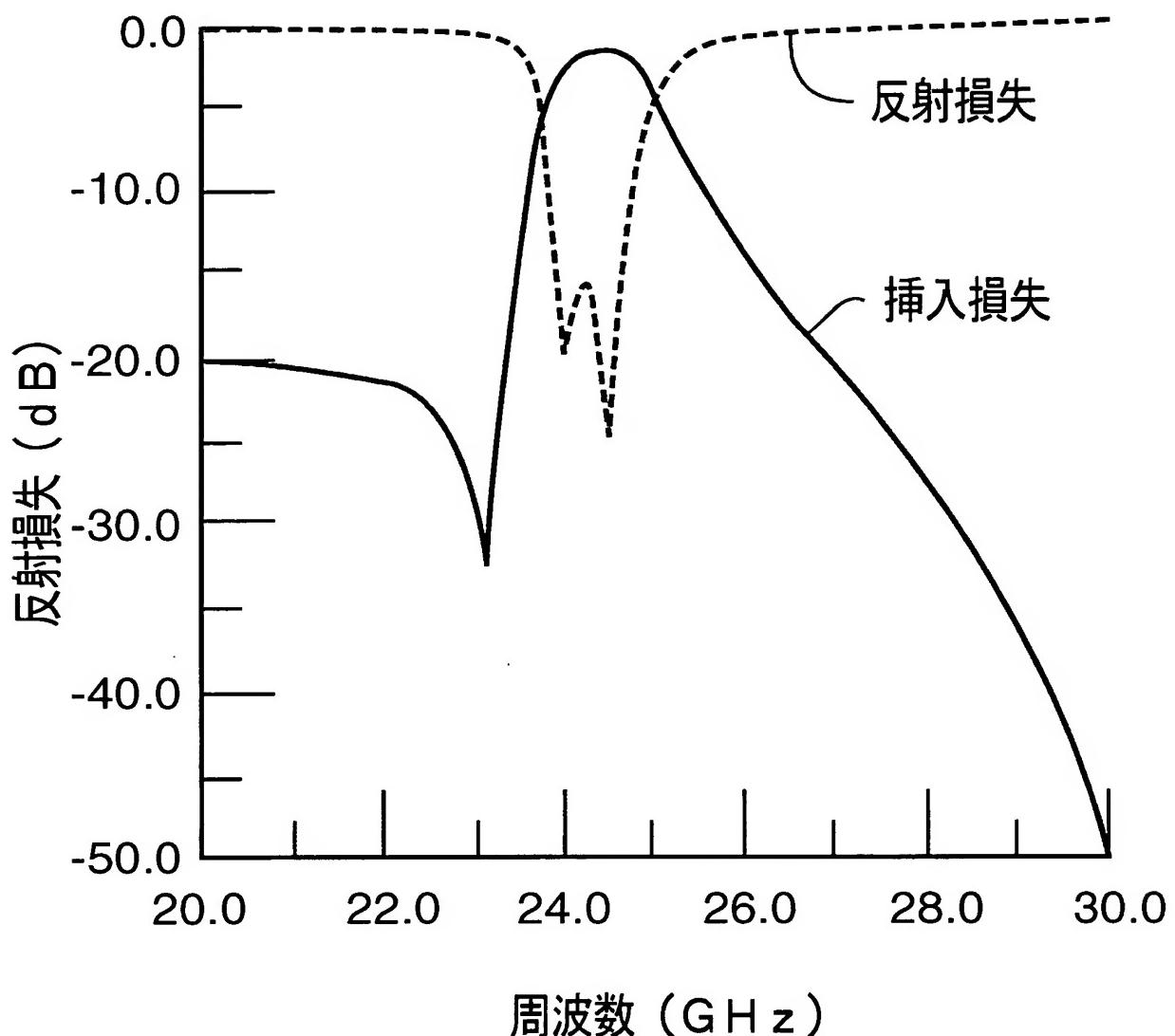
(a)



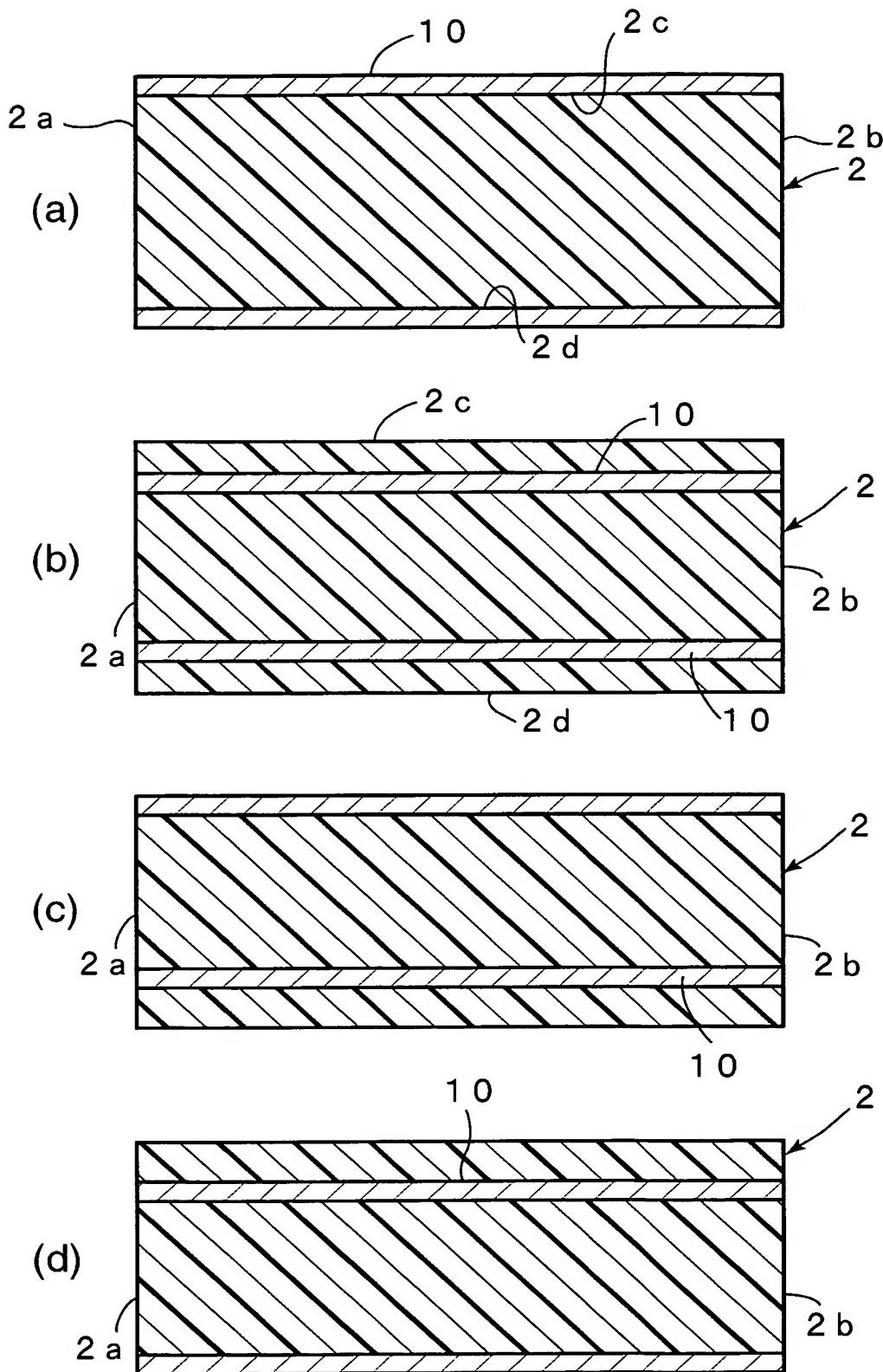
(b)



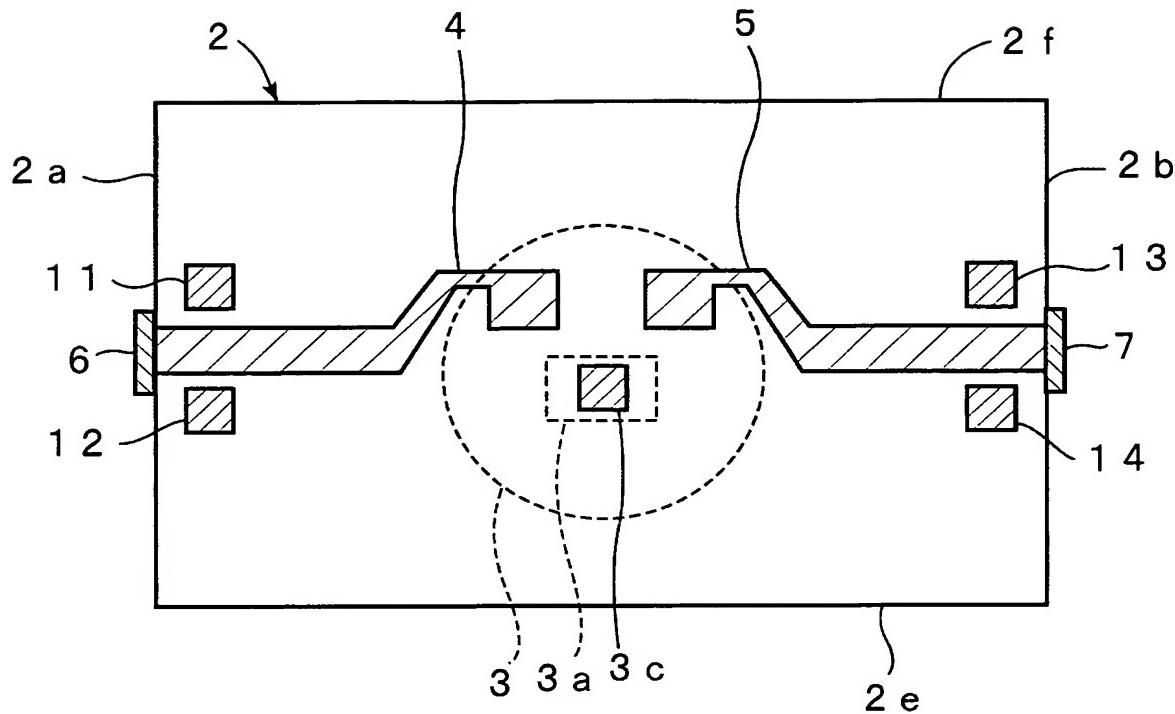
【図 7】



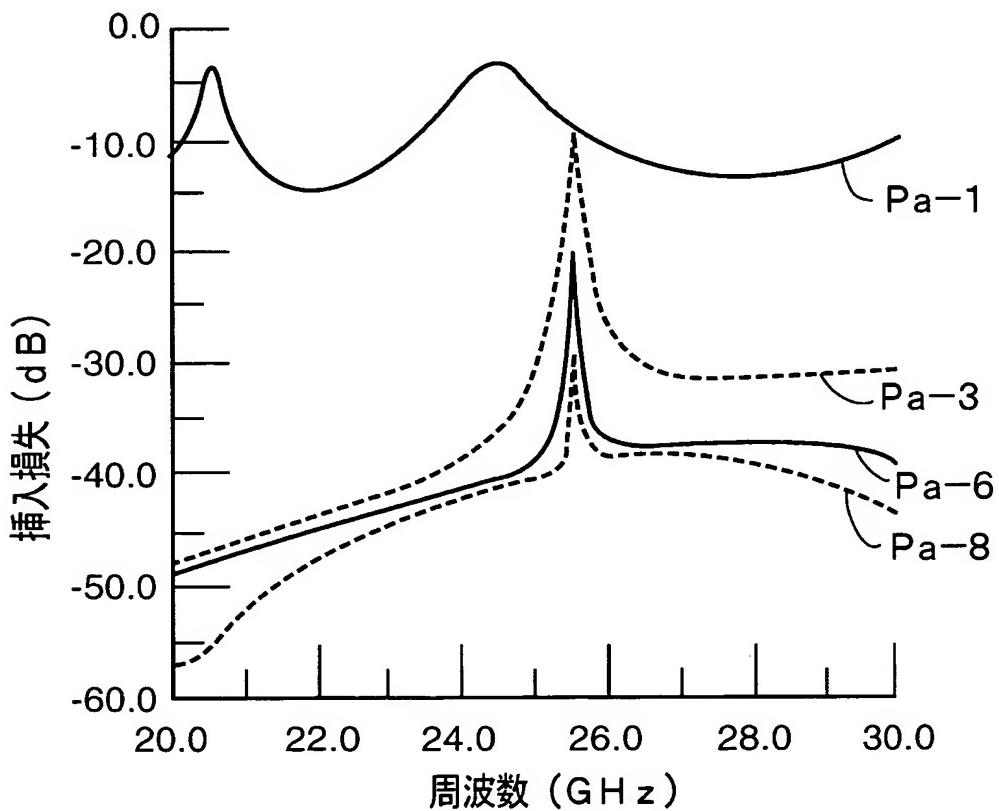
【図8】



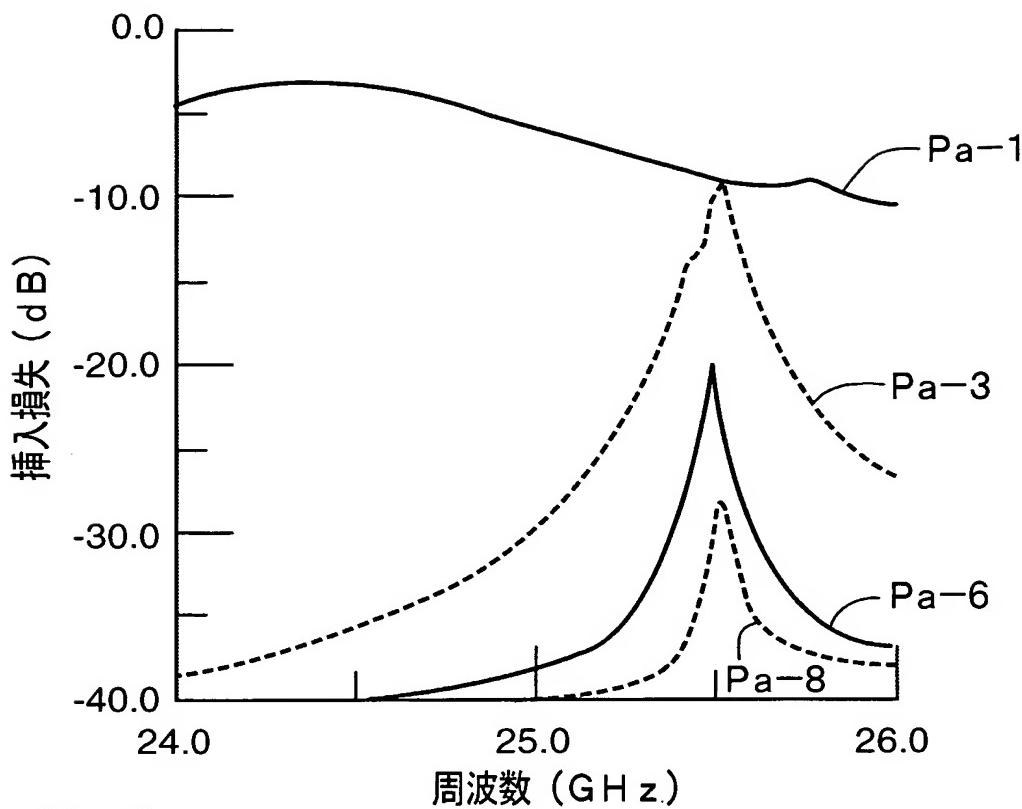
【図9】



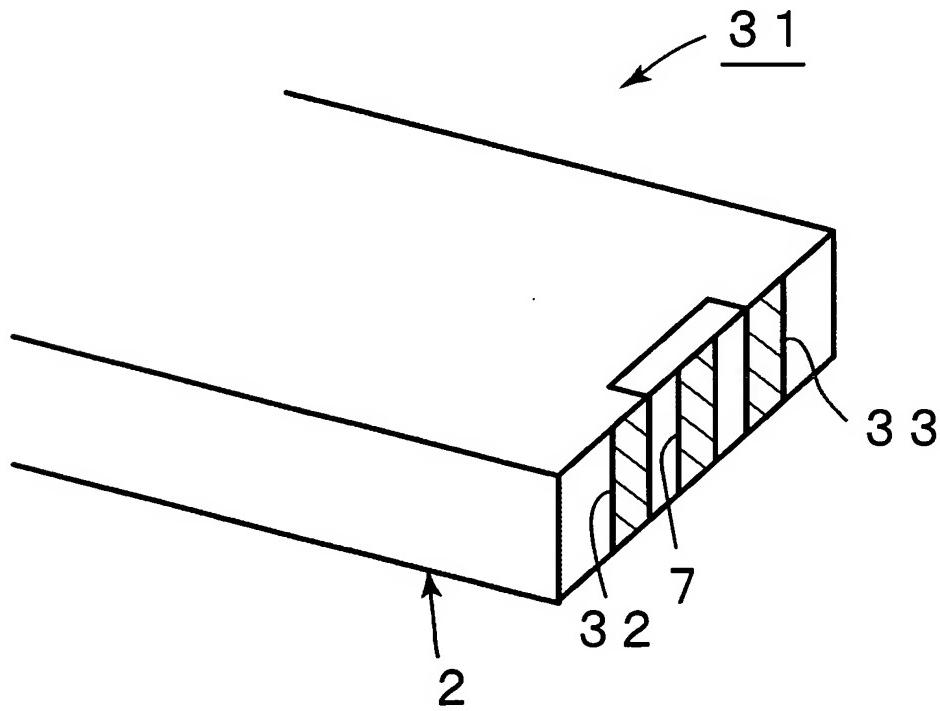
【図10】



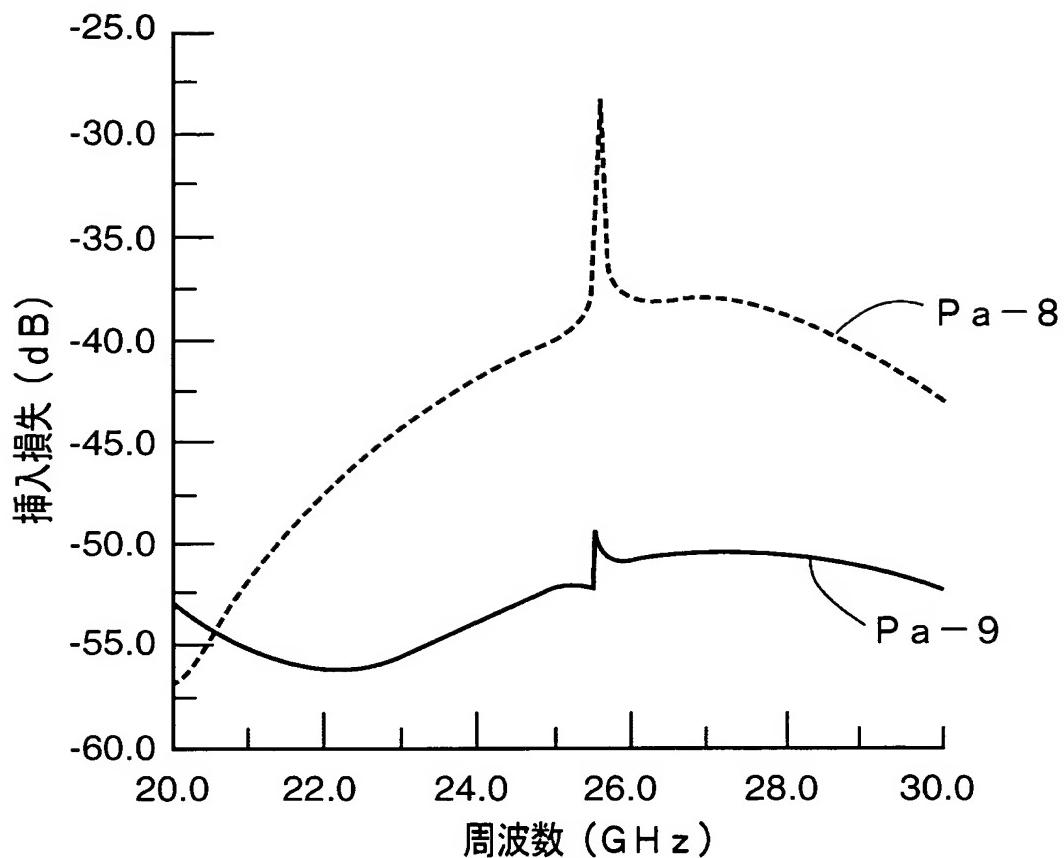
【図11】



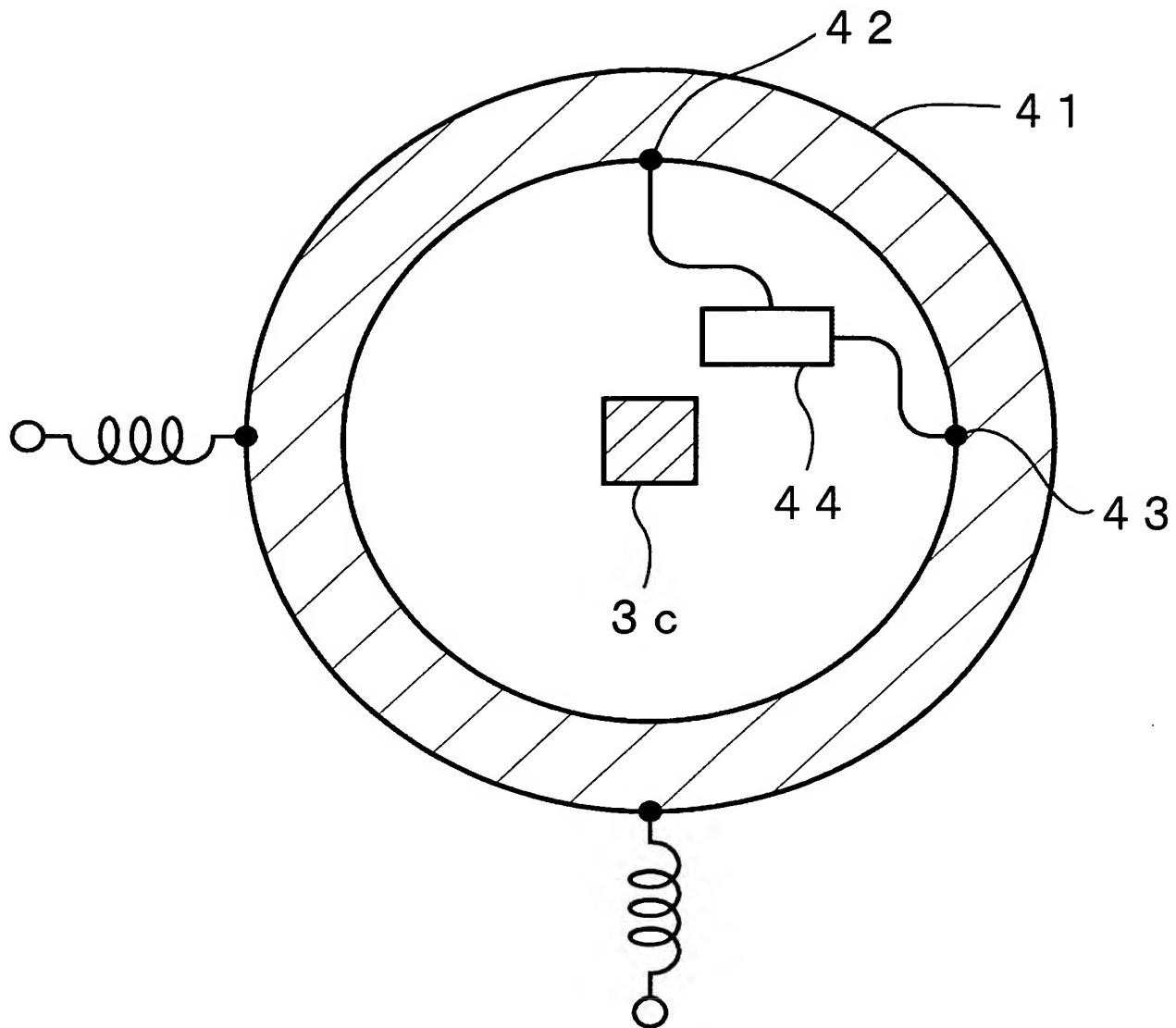
【図12】



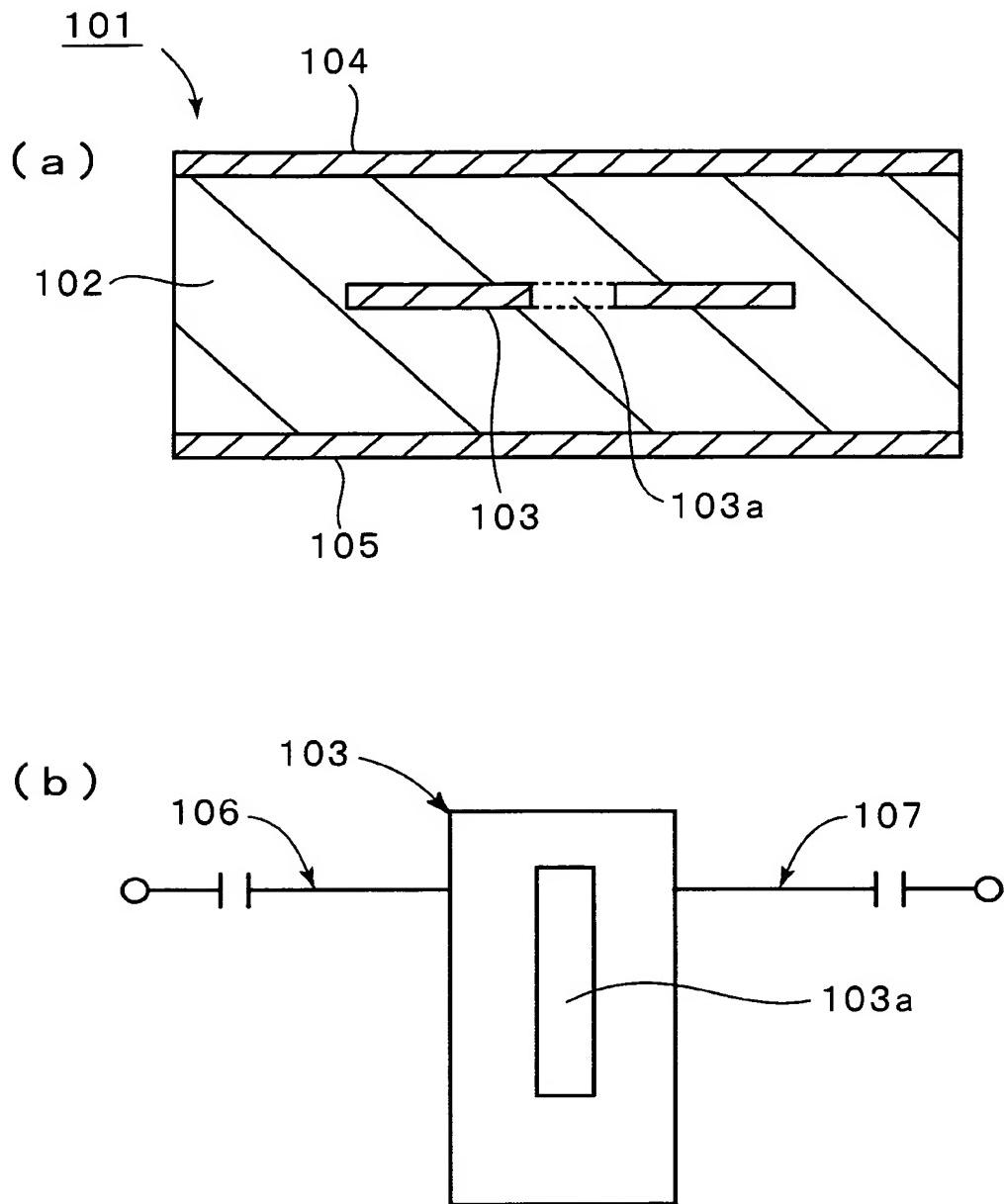
【図13】



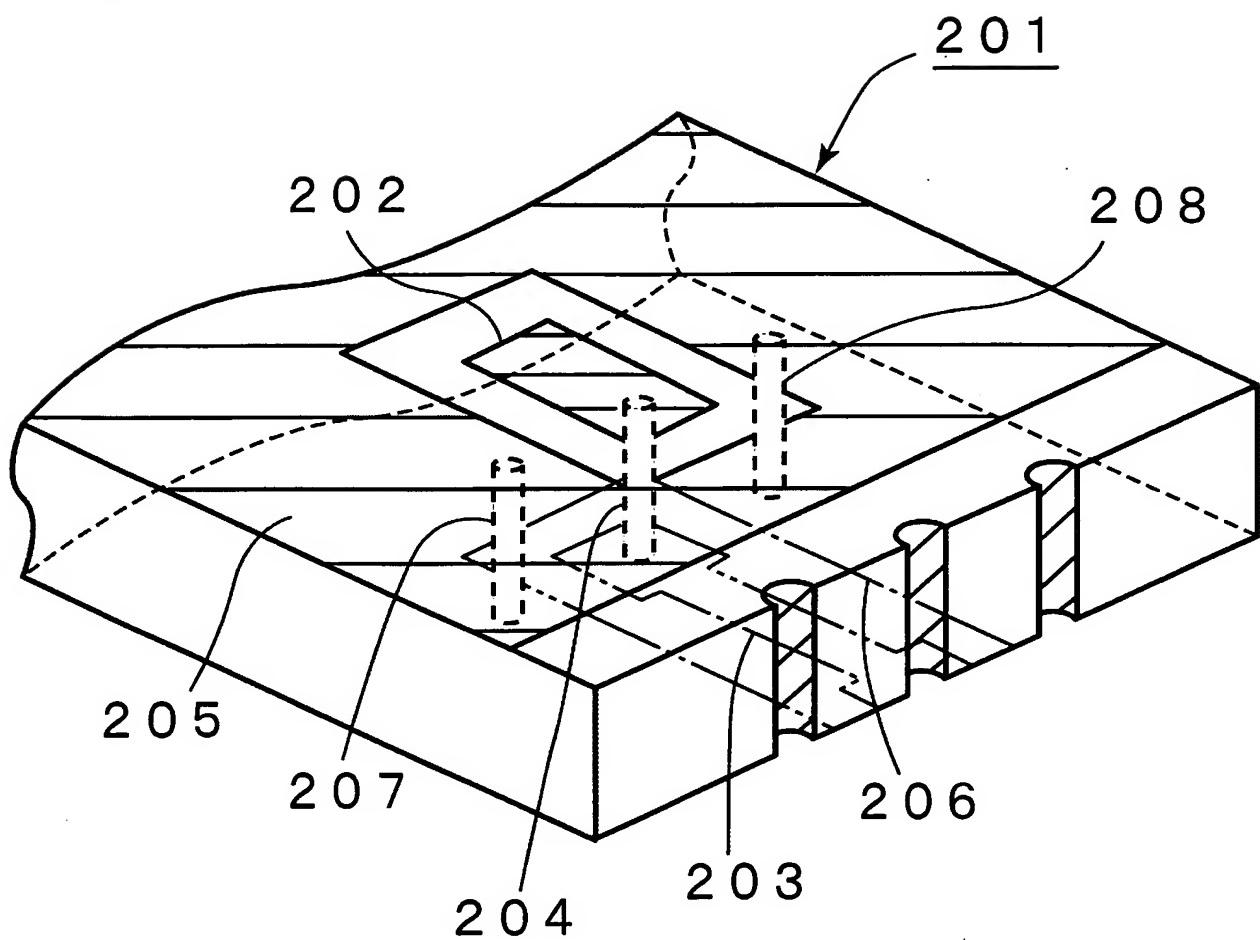
【図14】



【図15】



【図16】



【書類名】要約書

【要約】

【課題】 グラウンド電極及びチップ本体の外形形状に起因する所望でないスプリアスを抑圧し、良好な伝送特性を得ることを可能とするチップ型共振部品を提供する。

【解決手段】 上面、下面、一対の側面及び対向し合う第1、第2の端面を有するチップ本体2内に共振器電極3が配置されており、共振器電極3と結合もしくは接続されており、上下方向に延びる入力電極6及び出力電極7と、共振器電極を囲む筒状部分を構成するようにチップ本体2に設けられたグラウンド電極9とを備えており、入力電極6及び出力電極7が上記筒状部分の端部もしくは内側において、グラウンド電極には電気的に接続されないように配置されており、入力電極6及び／または出力電極7の両側に配置されており、グラウンド電極9に電気的に接続された一対の第2のグラウンド電極11～14がさらに備えられている、チップ型共振部品としてのバンドパスフィルタ。

【選択図】 図1

特願2003-398894

出願人履歴情報

識別番号 [000006231]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住所 京都府長岡京市天神二丁目26番10号
氏名 株式会社村田製作所